

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 60094744  
PUBLICATION DATE : 27-05-85

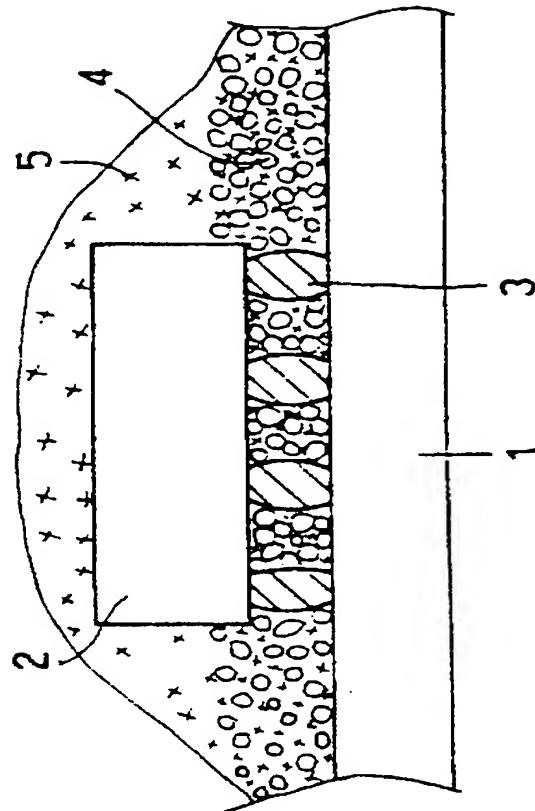
APPLICATION DATE : 27-10-83  
APPLICATION NUMBER : 58202429

APPLICANT : NIPPON DENSO CO LTD;

INVENTOR : SUGIURA JUNJI;

INT.CL. : H01L 23/28 H01L 23/48

TITLE : HYBRID IC DEVICE



ABSTRACT : PURPOSE: To obtain high reliability by preventing the break of solders connecting a substrate and an element due to thermal stress by a method wherein the gap between the substrate and the element is filled with an insulator having a coefficient of thermal expansion close to that of the solder.

CONSTITUTION: The mixing ratio of the mixture 4 of alumina fine grains and a resin 5 is so set as to become close to the coefficient of thermal expansion of the solder 3. The gap between the substrate 1 and a flip chip 2 after they are soldered is filled with this mixture. The coefficient of thermal expansion of the mixture produced in such a manner can be varied according to the volume mixing ratio at the time of mixing the resin and the alumina fine grains: the coefficient can be made much closer to that of the solder. Therefore, the difference in the coefficient of thermal expansion between the solder and the mixture decreases, and generation of thermal stress diminishes, thus enabling the thermal fatigue of the solder to be prevented. At the same time, the mixing of the alumina fine grains with the resin increases the thermal conductivity and improves the heat dissipation of the chip.

COPYRIGHT: (C)1985,JPO&Japio

**THIS PAGE BLANK (USPTO)**

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A) 昭60-94744

⑬ Int.Cl.<sup>4</sup>

H 01 L 23/28  
23/48

識別記号

厅内整理番号

7738-5F  
6732-5F

⑭ 公開 昭和60年(1985)5月27日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 混成集積回路装置

⑯ 特願 昭58-202429

⑰ 出願 昭58(1983)10月27日

⑱ 発明者	田中 幸二	刈谷市昭和町1丁目1番地	日本電装株式会社内
⑲ 発明者	伊藤 史	刈谷市昭和町1丁目1番地	日本電装株式会社内
⑳ 発明者	杉戸 泰成	刈谷市昭和町1丁目1番地	日本電装株式会社内
㉑ 発明者	杉浦 純二	刈谷市昭和町1丁目1番地	日本電装株式会社内
㉒ 出願人	日本電装株式会社	刈谷市昭和町1丁目1番地	
㉓ 代理人	弁理士 岡部 隆		

明細書

1. 発明の名称

混成集積回路装置

2. 特許請求の範囲

基板上に素子を半田付後、保護材料を周囲に充填する混成集積回路装置において、

前記半田付に使用する半田と熱膨張係数が近い絶縁物を、前記基板と前記素子との間隙に充填したことを特徴とする混成集積回路装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は基板上へフリップチップ素子等の部品を搭載した混成集積回路装置の保護材料による被覆構造に関するものである。

(従来技術)

従来のフリップチップ素子等を搭載する混成集積回路装置は、フリップチップを基板へ半田で固定した後、樹脂にて被覆している。その際基板とフリップチップとの間に、半田とは熱膨張係数が大きく違う被覆樹脂の樹脂が浸入するため、

熱ストレスが生じて半田が疲労して破断する恐れがある。そして、この種の対策としては特開昭57-208149号公報のように、素子と基板の間隙の周を囲って樹脂の浸入を防ぐもの等が示されているが、万一樹脂が中へ浸入しても外見からは確認の方法がない。

(発明の目的)

本発明は上記問題に鑑み、基板と素子とを接続する半田の熱ストレスを防止して信頼性の高い混成集積回路装置の提供を目的とするものである。

(実施例)

以下本発明を第1図に示す第一実施例について説明する。1は部品搭載用の基板、2はフリップチップ、3は基板1にフリップチップ2を組付ける半田接続部、4は熱膨張係数が半田3に近く、同時に電気絶縁抵抗が高い材料、例えば炭化珪素やアルミナの焼粒と樹脂5の混合物で、この焼粒の粒径は約10μm程度のものである。5は基板1上に組付されたチップ2等の部品を保護するシリコーンゲルなどの樹脂である。

特開昭60-94744(2)

次に上記構成においてその作用を説明する。一般に半田3の熱膨張係数は $15.0 \sim 30.0 \times 10^{-6}$ /℃、同様にアルミナは $6.7 \times 10^{-6}$ 、そして樹脂5は $1.0 \sim 10.0 \times 10^{-6}$ であって、アルミナの微粒と樹脂5の混合物4の混合比を半田3の熱膨張係数に近くなるよう設定し、基板1へフリップチップ2を半田付したあとの基板1とフリップチップ2の隙間へ、この混合物4を充填する。この場合アルミナの微粒を予め基板1との隙間へ充填してから樹脂5を注入して硬化させても良いし、すでに微粒と樹脂5を混合したものを充填硬化させても良い。この様にしてできた混合物4の熱膨張係数は、樹脂5とアルミナの微粒の混合時の体積混合比で変化させることができ、フリップチップ2を被覆するものが樹脂5だけの場合と比較すると、大幅に熱膨張係数を半田3の熱膨張係数に近づけることができる。半田3と混合物4との熱膨張係数の差は小さくなつて発生する熱ストレスも小さくなり、半田3の熱疲労を防止できる。同時にアルミナの微粒を樹脂5に混

合していることより、熱伝導率も高くなり、フリップチップ2の放熱が改善されるのでフリップチップ2の信頼性向上もはかる。

なお、本発明の他の実施例を第2図、第3図に示す。第2図は基板1上の保護材料全体を炭化珪素やアルミナの微粒と樹脂5の混合物4にて光塗被覆したもので、第1実施例と同様の効果がある上、微粒を全体に含んでいるため、フリップチップ2の放熱がさらに向上できる。

第3図に示すように、フリップチップ2だけでなく基板1に組付けられた他のチップ部品6に対しても同じような効果が期待できる。また上記と同様樹脂5と炭化珪素やアルミナの微粒の混合物4はチップ部品6と基板1の隙間部だけに充填した場合でもよいし、基板1とチップ部品6の接続材料も半田以外の材料の場合でもよい。

#### 〔発明の効果〕

以上述べたように本発明によれば、半田に近い熱膨張係数の絶縁物を基板と素子との間に充填しているから、基板と素子を接続する半田の熱ス

(3)

(4)

トレスによる破断を防止して高い信頼性を得ることができるという優れた効果がある。

#### 4 図面の簡単な説明

第1図は本発明の第一実施例の断面図、第2図、第3図は本発明の他の実施例図である。

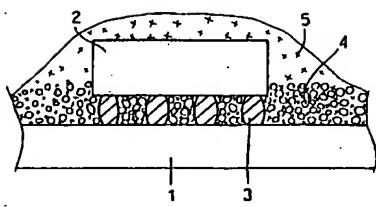
1…基板、2…フリップチップ、3…半田、4…混合物、5…樹脂。

代理人弁理士 国 部 謙

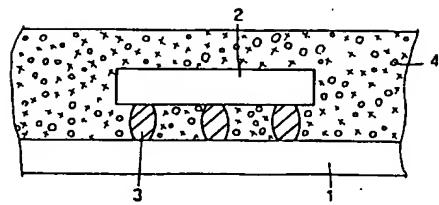
(5)

特開昭60-94744(3)

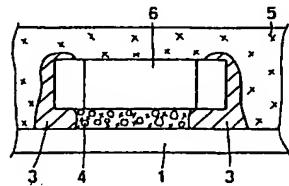
第1図



第2図



第3図



THIS PAGE BLANK (USPTO)

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 02121332  
PUBLICATION DATE : 09-05-90

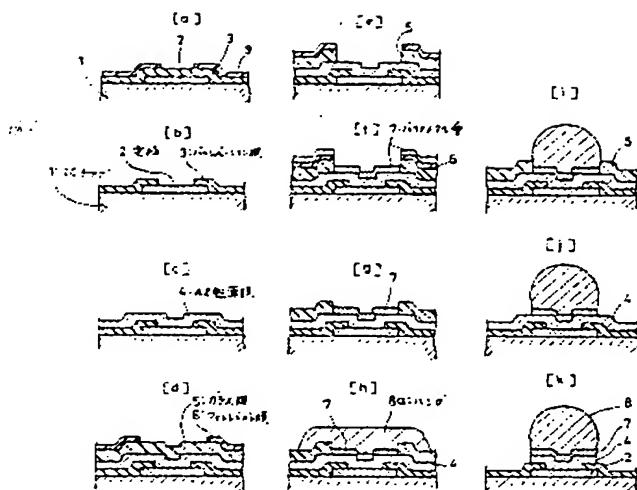
APPLICATION DATE : 28-10-88  
APPLICATION NUMBER : 63274172

APPLICANT : SHIMADZU CORP;

INVENTOR : INOUE NAOAKI;

INT.CL. : H01L 21/321

TITLE : MANUFACTURE OF SOLDER BUMP



ABSTRACT : PURPOSE: To make it possible to feed sufficiently and uniformly a plating current at the time of a solder plating, whereby to obtain a solder bump of a uniform height by a method wherein, after a thin film made of an A film which is used as a current path at the time of an electro-solder-plating is formed, a barrier metal layer is patterned by a lift-off method.

CONSTITUTION: The surface on the side of an electrode 2 made of an Al film of an IC chip 1 is covered with a passivation film 3 made of a PSG film and an etching is performed on the film 3 using a photoresist film 9 as mask. Then, a thin film 4 made of an Al film is uniformly formed by a sputtering method. A firing is performed to form a glass film 5 and the film 5 is covered with a photoresist film 6 excepting a part to correspond to a solder bump formation part. A barrier metal layer 7 is formed and the layer 7 other than the solder bump formation part is removed along with the film 6 which is the layer under the layer 7. In short, the layer 7 is removed by a lift-off method. After a prescribed amount of a solder 8a is adhered on the layer 7, the adhered solder 8a is molded into a spherical form by reflowing. Then, an etching is performed on the film 4.

COPYRIGHT: (C)1990,JPO&Japio

**THIS PAGE BLANK (USPTO)**